

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-144962  
 (43)Date of publication of application : 29.05.1998

(51)Int.Cl.

H01L 33/00  
 H01S 3/18

(21)Application number : 09-226608

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 22.08.1997

(72)Inventor : SUGAWARA HIDETO  
 ISHIKAWA MASAYUKI

(30)Priority

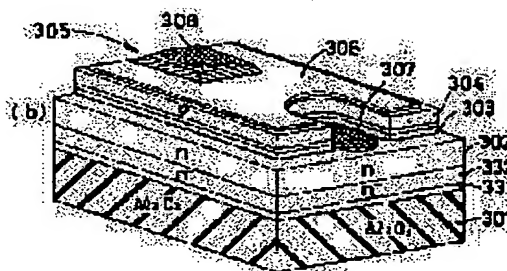
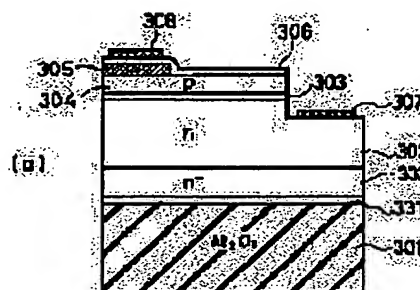
Priority number : 08239335 Priority date : 10.09.1996 Priority country : JP

## (54) SEMICONDUCTOR LIGHT-EMITTING ELEMENT AND ITS MANUFACTURE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To simplify a process of making element and to obtain a high brightness light-emitting element, which has property of high reproductivity and reliability by forming an n-type cap layer at an upper part of a p-type semiconductor region of a semiconductor light-emitting element having a laminated structure of a specific GaN semiconductor.

**SOLUTION:** A semiconductor light-emitting element, which has a laminated structure of GaN semiconductor shown by a formula  $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$  (where,  $0 \leq x, y \leq 1$ ), has an n-type semiconductor region 302 to implant electrons and holes into a light-emitting region and a p-type semiconductor region 304, and is made to form an n-type cap layer 305 on the upper part of the p-type semiconductor region 304. For example an n-type  $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$  buffer layer 331, an n-type GaN layer 332, and n-type GaN clad layer 302, an undoped  $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$  active layer 303 and a p-type GaN clad layer 304 are formed by laminating on a sapphire substrate 301. Additionally, the n-type GaN cap layer 305, a thin-film metal layer 306, a p-side electrode 308 and an n-side electrode 307 are formed thereon.



## LEGAL STATUS

[Date of request for examination] 26.09.2000  
 [Date of sending the examiner's decision of rejection] 07.05.2002  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number] 3361964  
 [Date of registration] 18.10.2002  
 [Number of appeal against examiner's decision of rejection] 2002-10201  
 [Date of requesting appeal against examiner's decision of rejection] 06.06.2002  
 [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

**THIS PAGE BLANK (USPTO)**



みは最終子定順序より厚く設定し、前記降圧過程において水素ガスによるエッチングを行ない、最終子定順序を得ることを特徴とする請求項17記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】  
【発明の属する技術分野】本発明は化合物半導体材料を用いた発光ダイオード(LED)や半導体レーザ等の半導体発光素子の構造とその製造方法に係わり、特に窒化ガリウム(GaN)系半導体からなる半導体発光素子とその製造方法に係わる。

【0002】

【従来の技術】In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N等のGaN系半導体はその光学遷移型(エネルギーギャップ)が直接遷移型であるため高効率発光が期待可能であり、またその遷移エネルギーが2~6eVと広く、緑、緑青色、青色~紫等々の短波長半導体レーザあるいは高輝度短波長LEDなどの高効率発光素子材料としてその開発が行われている。

【0003】4元系半導体であるIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>Nはその基本構成をなす2元系半導体、GaN、AlN、InNの組み合わせにより構成されるものであるが、このなかでも、特にGaNについての開発が盛んに行われてきた。GaNは融点が1700℃以上と高く、また成長温度の重要な平衡蒸気圧が極めて高いことから化学蒸気法組成(ストキオメトリ)の制御が困難で、バルク結晶の成長が困難である。したがって、現在のところ、その単結晶成長にはヘイドライド法

相成長(HVPE)法や有機金属気相成長(MOCVD)法が主として用いられている。最近、中でもMOCVD法を用いた成長方法の開発が盛んに行われ、GaNにInあるいはAlを添えたIn<sub>x</sub>Ga<sub>1-x</sub>NやAl<sub>x</sub>Ga<sub>1-x</sub>Nの3元系化合物が得られている。これらGaN系半導体の組成の組み合わせからヘテロ接合構造を用いた発光効率の向上が可能となる。特に注入キャリアの閉じ込めや光の閉じ込めに有効なダブルヘテロ(DBH)構造を形成することにより高輝度短波長LEDや短波長LEDを形成することができる。

【0004】

【発明が解決しようとする課題】電流注入型の発光素子(発光ダイオード)を製造する場合、pn接合を基本とするため、p型、n型半導体領域形成のための伝導型の制御は重要である。GaN系半導体においては、n型の伝導型制御はSiを不純物原料として用いることにより比較的容易に行うことが可能である。しかしながら、p型半導体領域に対する伝導型制御は一般には困難である。つまりp型に対してはMgあるいはZnが主なアクセプター不純物として用いられるが、これらの不純物はその単独では発光が強いことから活性化エネルギーが低く、加えてMOCVD法による成長においては原料ガスとして用いるアンモン(NH<sub>3</sub>)の分

解生成成分である原子状水素による不活性化が起こるためと考えられている(J. A. Van Vechten, et al. Jpn. J. Appl. Phys. 31 (1992) 3662)。

【0005】つまりMgドープGaN層をMOCVD法等により成長させる際に、そのMgドープGaN層の層厚後、基板温度を適度まで降下(この時ストキオメトリを制御するため、すなわち成長からのNの解離が無くなるように5族元素原料ガスであるNH<sub>3</sub>ガスは供給し続けるのが一般的である)すると、成長層に原子状水素Hが取り込まれて、このHによってアクセプターが不活性化するためにMgドープGaN層は高抵抗となってしまう問題が知られている。たとえばMgを1×10<sup>19</sup>cm<sup>-3</sup>ドープしたGaN層の場合、このGaN層のHの不純物密度は5×10<sup>19</sup>cm<sup>-3</sup>であり、同条件で成長したアンドープおよびn型GaN層に比べて10倍以上のHの取り込まれが起こるのが一般的である。

【0006】これに対し、MgドープしたGaNにに対して電子線照射(H. Amano, et al. Jpn. J. Appl. Phys. 28 (1989) L2112)や熱処理(S. Nakamura, et al. Jpn. J. Appl. Phys. 31 (1992) 1298)を行うことによって活性化率が向上することが見いだされ、高効率発光素子の実現の可能性が広まっているが、電子線照射や熱処理という複雑な工程の付加が必要となる問題がある。さらに電子線照射の場合は高価な電子線照射装置が必要であり製品のコストが高くなるという問題もある。

【0007】また、高効率のLED素子を実現するためには高い光取り出し効率が必要であり、このためにはGaN系Al<sub>x</sub>AsやGaN系Al<sub>x</sub>P系で用いられるような特殊な構造を実現する必要がある。具体的には電圧抵抗率が低く、厚膜で発光に対して透明な層を用い、素子内部での光吸収を拡大し、電圧に遮蔽されることな素子外部へ光を取り出す構造のものである。しかしながらGaN系材料では、特にp型において低抵抗の結晶を得ることは難しく、さらに高不純物密度にドーピングすることによる表面モロゾーの劣化は厚膜化によりさらに顕著になる。したがってGaN系LEDでは光取り出し効率を向上するために酸化膜を用いた電流反射構造を形成し電圧での光遮蔽を防ぐ方法が提案されているが、酸化膜形成という付加的な工程が必要となり、工程が複雑となるという問題がある。

【0008】このように、従来のGaN系発光素子においては高い光取り出し効率を達成するためには、アクセプターの活性化のための特別な工程や酸化膜の形成といった煩雑な素子化プロセスが必要となっていた。これらの複雑な工程やプロセスの付加は素子特性の再現性や信頼性に対して大きく影響を与えるため、製品のコストの増大や歩留りの低下等の重大な問題を生じていた。

【0009】本発明は上記事情を考慮してなされたもので、その目的とするところはGaN系発光素子の形成において、素子化プロセスの簡素化ができ、かつ特性の再現性および信頼性の高い高輝度発光素子およびその製造方法を提供することにある。

【0010】より具体的には、電子線照射や熱処理等の特別な処理を用いずにアクセプター不純物の活性化が可能で、高い光取り出し効率を有した発光素子の構造を提供すること、およびその簡便な製造方法を提供することを目的とする。

【0011】特に本発明の目的は、型伝導型制御が容易で高い発光効率を得ることが可能なGaN系半導体からなる発光素子を簡単な構造で実現することである。

【0012】

【課題を解決するための手段】上記目的を達成するため、この発明による発光素子は、一般式In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N(0≤x, y≤1)で示されるGaN系半導体の層構造を有する半導体発光素子であって、この層構造は、発光領域に電子および正孔を注入するためのn型半導体領域およびp型半導体領域を少なくとも具備し、p型半導体領域の上面にn型キャリア層が形成されていることを第1の特徴とする。

【0013】より具体的には、n型のGaN系半導体(In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N)層の上にp型のGaN系半導体を形成した発光素子構造において、このp型GaN系半導体層の上にn型のGaN系半導体からなるキャリア層が形成された構造であることを第1の特徴とする。p型半導体とn型半導体間でpn接合を形成してもよく、さらには1層となるアンドープ半導体を用いて、p型半導体とn型半導体間でpin接合を形成し、n型半導体とn型半導体間でpn接合の改善のために、また表面モロゾーや結晶性の改善のために、n型半導体と基板の間にバンプ層やアンドープ層又はn型の半導体を形成してもよい。バンプ層はn型でもp型でもかまわない。また本接合、シングルヘテロ(SH)構造、ダブルヘテロ(DH)構造のいずれであってかまわない。

【0014】より具体的には、本発明のp型のGaN系半導体層はMgあるいはZn等のアクセプター不純物を含むGaN系半導体であり、このp型の半導体層上にn型の電気的特性を示すキャリア層を積層したことを第1の特徴とする。キャリア層はIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N(0<u, v<1)で形成することが好ましい。より好ましくはキャリア層を電圧制御構造に用いて半導体発光素子を構成したことを特徴とする。

【0015】図2(a)は図1で示した本発明の第1の特徴の構造に対しての原子質量分析器(SIMS)を用いて、n型キャリア層305の最上層から深さ方向に測定したMgの不純物濃度プロファイルを示す。n型キャリア層305中のMgの不純物濃度プロファイルは実線で示すn型キャリア層305とp型半導体層304の

間の成長中断時間が1秒の場合と破壊で示す成長中断時間が30秒の場合の2通りについて示している。ここで「成長中断」とは基板温度を成長温度に保ったまま、特定のガスのみを流すステップを言う。図2(a)からわかるように、成長中断ステップにより積層界面でのMgの急激な不純物濃度プロファイルが得られる。図2(b)はp型半導体層304中のHの不純物濃度のn型キャリア層の厚さに対する依存性を示す。n型キャリア層305の厚さを1μm以上とすれば、Hの不純物濃度は5×10<sup>18</sup>cm<sup>-3</sup>以下となり、同一成長条件で成長したアンドープおよびn型GaN層に比べてp型GaN層は10倍以上のHの取り込まれが起ることが知られている。これに対し、本発明の第1の特徴のn型キャリア層構造は図2(b)から明らかになようにMgドープGaN層304におけるHの不純物濃度はアンドープ又はn型GaN層と同程度の値にまで低下している。n型キャリア層305又はp型半導体層304の不純物濃度を減らすれば、一定の場合においてはn型キャリア層の厚さが0.1μm以上あれば、Hの取り込みは抑制できる場合もある。しかしn型キャリア層の厚さを1μm以上にすれば、確実にHの取り込みが抑制できる。なお前述するようにn型キャリア層305およびp型半導体層304の不純物濃度、n型キャリア層305の厚さ、p型半導体層304とn型キャリア層305との間の成長中断条件の4つのパラメータは相互に関連しており、本発明はその最適条件を洗い出した点に最大の特徴を有する。かかる最適化を行った図1に示す構造の連続成長後にn型GaN層304の電気的特性を測定したところ、低抵抗(抵抗率1Ω-cm)でp型(1×10<sup>18</sup>cm<sup>-3</sup>)特性が得られた。つまり本発明の第1の特徴によればp型GaN系半導体層304の活性化率が従来のMgドープGaN層を熱アニールによって活性化(低抵抗化)させた場合と同等の値が得られる。また、両者の結晶中に含まれるHの不純物濃度も図2(b)に示すように低レベルに抑えられた。図1の構造は、図1又は図3に示す本発明の第1の特徴の積層構造とすることによって、Mgドープ層へのHの取り込まれを抑制でき、熱アニール等の活性化処理や電子線照射等の特別な工程を付加することなくp型GaN層を得ることが可能である。一度Hの取り込まれが抑制できれば、その後n型キャリア層305を除去してもよい。図3は最初p型キャリア層304の上部全面にn型キャリア層305が形成されていたが、その後n型キャリア層305の一部を選択的に除去した構造である。このように後の工程でn型キャリア層305の一部を除去してもアーク



5×10<sup>18</sup> cm<sup>-3</sup>である。一方n型キャップ層を形成した場合、n型キャップ層305の膜厚増加とともにHの不純物密度が減少し、n型キャップ層305の厚さを1μmとすればHの取り込まれは5×10<sup>18</sup> cm<sup>-3</sup>まで低下し、さらにn型キャップ層305の厚さを増大しても、この値で飽和することがわかる。この5×10<sup>18</sup> cm<sup>-3</sup>というHの取り込まれはアンドープよりもn型ドープのGa<sub>0.9</sub>N層の成長時における値と同等である。また、図1に示した構造を連続エピタキシャル成長し、その後上層のn型Ga<sub>0.9</sub>Nキャップ層305を取り除いてMgドープしたGa<sub>0.9</sub>N層の電気特性を測定したところ、低抵抗(低抵抗10<sup>-4</sup> cm)でp型(1×10<sup>18</sup> cm<sup>-3</sup>)特性を示した。この特性は、従来技術におけるMgドープGa<sub>0.9</sub>N層と結晶アニールによって活性化(低抵抗化)させた場合のものと同様である。また、両者の組成中に含まれる

n型In <sub>x</sub> Al <sub>y</sub> Ga <sub>1-x-y</sub> N (0 ≤ x, y ≤ 1) バッファ層	
	331 . . . 50
アンドープ (又はn <sup>+</sup> 型) GaN層	332 . . . 0.
n型GaNクラッド層	302 . . . 4.
アンドープIn <sub>x</sub> Ga <sub>1-x</sub> N活性層	303 . . . 0.
p型GaNクラッド層	304 . . . 0.
n型GaNキャップ層	305 . . . 0.

ここでn型Ga<sub>0.9</sub>Nキャップ層305はn型Ga<sub>0.9</sub>Nクラッド層304の上部の一部に形成され、n型Ga<sub>0.9</sub>Nキャップ層305の上部およびキャップ層305が形成されていなくp型Ga<sub>0.9</sub>Nクラッド層304の上部には光が透過可能で透明電極層となる導電性金属(導電性透過膜)層306が形成されている。電流注入用のn側電極307およびp側電極308はそれぞれn型Ga<sub>0.9</sub>Nクラッド層304の表面の一部およびn型Ga<sub>0.9</sub>Nキャップ層305の上部の一部に位置する導電性金属層306の表面の一部に形成されている。またn型In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>Nバッファ層331はサファイア基板301とその上に形成するエピタキシャル成長層332、303、304、305との間の格子不整合を緩和させるための層である。バッファ層331は、p型In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N層でもよいが、上層のn型Ga<sub>0.9</sub>Nクラッド層302よりも低不純物密度ならば、一定の効果を得ることができる。つまり、物性パラメータは低不純物密度のGa<sub>0.9</sub>N層332を形成することにより、その上に形成するn型Ga<sub>0.9</sub>Nクラッド層302の不純物密度を高くしても、表面モホロロジーの荒れが生じないようにできる。たとえば、バッファ層331の上に直接n型Ga<sub>0.9</sub>N層を成長した場合はSiの不純物密度が5×10<sup>18</sup> cm<sup>-3</sup>程度が表面モホロロジーの荒れを生じさせるための閾値であるが、アンドープ又はn型Ga<sub>0.9</sub>N層332を形成することによりn型不純物密度を8×10<sup>18</sup> cm<sup>-3</sup>まで高くすることができる。

[0034] 本発明のn型Ga<sub>0.9</sub>Nキャップ層305は製造工程の途中においては、p型Ga<sub>0.9</sub>Nクラッド層304

\*するHの不純物密度も同等である。したがって、図1に示したようなn型キャップ構造とすることによって、Mgドープ層へのHの取り込まれを抑制でき、熱アニールや電子線照射等の特別な活性化処理を行うことなく活性化率の高い、すなわち低抵抗のp型Ga<sub>0.9</sub>N層を得ることができ。以上は組成x=y=0の場合であるが、より一般的にIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>Nの組成構造に適用できることはもちろんである。

[0032] 図3 (a) は本発明の第1の実施の形態に係るGa<sub>0.9</sub>N系材料を用いたLEDの概略を示す断面構造図で、図3 (b) はその層構成である。このLED構造はサファイア基板301上にIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N層、Ga<sub>0.9</sub>N層およびIn<sub>x</sub>Ga<sub>1-x</sub>N層を積層して構成され、それぞれの厚さは以下に示すようである。

n型In <sub>x</sub> Al <sub>y</sub> Ga <sub>1-x-y</sub> N (0 ≤ x, y ≤ 1) バッファ層		
331	... 50	
アンドープ (又はn <sup>+</sup> 型) Ga <sub>0.9</sub> N層	332	... 0.
n型Ga <sub>0.9</sub> Nクラッド層	302	... 4.
アンドープIn <sub>x</sub> Ga <sub>1-x</sub> N活性層	303	... 0.
p型Ga <sub>0.9</sub> Nクラッド層	304	... 0.
n型Ga <sub>0.9</sub> Nキャップ層	305	... 0.

の上部全面に最終設計膜厚よりも厚めに(1.0μm)形成され、アクセタターとなるMgの不活性化を防いでいる。しかし、最終的には図3 (a) および (b) に示すようにn型Ga<sub>0.9</sub>Nキャップ層305はp型Ga<sub>0.9</sub>Nクラッド層304の上部の一部にのみ形成され電圧ブロック層として機能している。またその厚みもエピタキシャル成長直後の厚みよりも薄くされている。すなわちこのn型Ga<sub>0.9</sub>Nキャップ層305を用いて電圧降下層を形成できることもまた、本発明の優れたところである。つまり、素子表面の一部に形成するp側電極308は光の取り出しを妨げるものであり、このp側電極308直下への電流注入は外部光に寄与しない無効電流となってしまうが、電圧降下層構造によりこの無効電流を低減することである。従来構造ではエピタキシャル成長後に、CVD炉等を用いて酸化膜(SiO<sub>2</sub>膜)等を堆積し、この酸化膜等を電圧ブロック層として形成してこの無効電流を低減していたが、本発明による構造では、n型Ga<sub>0.9</sub>Nキャップ層305をこの電圧降下層としてそのまゝ用いることができる。従来技術のようにSiO<sub>2</sub>のCVDを行うには、基板の洗浄等の前処理工程も当然必要となり、一工程増加することは付帯的に製造コストが増えることになる。したがって本発明によればプロセスを簡略化でき、簡単に短時間で優れた電流注入/光取り出し構造を作成することができる。

[0035] 次に図3に示した本発明の第1の実施の形態のGa<sub>0.9</sub>N系LEDの製造方法を図3および図4 (a) ~ (c) を用いて説明する。

[0036] (a) サファイア基板301の上にMO-CVD法等を用いて図4 (a) に示すように厚さ50nmのn型In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>Nバッファ層331、厚さ0.5μmのp型アンドープ (又はn<sup>+</sup>型) Ga<sub>0.9</sub>N層332、厚さ4.0μmのn型Ga<sub>0.9</sub>Nクラッド層302、厚さ0.1μmのp型アンドープIn<sub>x</sub>Ga<sub>1-x</sub>N層303、厚さ0.5μmのn型Ga<sub>0.9</sub>Nクラッド層304、厚さ1.0μmのn型Ga<sub>0.9</sub>Nキャップ層305を連続成長させる。たとえば、高周波(RF) 誘導加熱方式の電圧CVD炉又は常圧CVD炉で、所定の温度で、有機金属化合物等の3族元素原料ガス及びアンモニア(NH<sub>3</sub>)等の5族元素原料ガスを導入して成長すればよい。具体的には、850℃~1200℃の基板温度において3族元素原料ガスとしてGa(CH<sub>3</sub>)<sub>3</sub>、In(CH<sub>3</sub>)<sub>3</sub>、Al(CH<sub>3</sub>)<sub>3</sub>及び5族元素原料ガスとしてNH<sub>3</sub>を用いればよい。通常はこれらの原料ガスは水素や窒素等からなるキャリアガスと共に導入する。成長圧力はたとえば約1k~100kPaとすればよい。このようにして、n型In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>Nバッファ層331~n型Ga<sub>0.9</sub>Nキャップ層305までの成長が完了した後に、n型Ga<sub>0.9</sub>Nキャップ層305までの成長の途中で反応ガスの成分比率を切り替えて、あるいは一部のソースガスの供給を完全に停止し、In<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N、Ga<sub>0.9</sub>N又はIn<sub>x</sub>Ga<sub>1-x</sub>Nの各層の成分を調節する。特にp型Ga<sub>0.9</sub>Nクラッド層304を成長後、キャリアガスとNH<sub>3</sub>のみを供給し、1~20分間の「成長中斷」を基礎電圧を温度成長速度に保つてまた行ない、その後n型キャップ層を成長する。又、不純物を添加するために、通シH<sub>2</sub>やC<sub>2</sub>H<sub>2</sub>Mg等を導入し、n型及びp型の所定の不純物密度に制御する。

[0037] (b) 次にその上にn型バッファ層331~n型Ga<sub>0.9</sub>Nキャップ層305が連続的に堆積したサファイア基板301をCVD炉から取り出し、n型Ga<sub>0.9</sub>Nキャップ層305の厚さをエッチング又はCMP (化学的機械研磨) 等を用いて、0.1μmの厚さまで薄くする。そして図4 (b) に示すようにn型Ga<sub>0.9</sub>Nクラッド層302に達するU溝333を形成し、さらにn型Ga<sub>0.9</sub>Nキャップ層305の一部を図4 (b) に示すようにパターニングする。U溝333は後にn側電極307をその底部に形成するための溝である。図4 (b) の形状は図3のフォトソリッドラフ技術およびRIE等のエッチング技術により実現できる。

[0038] (c) 続いて、金属薄膜やITO膜等の透明電極層306をパターニング、真空蒸着、あるいはCVD法等により堆積し、フォトソリッドラフ技術により図4 (c) に示すようにパターニングする。パターニングはいわゆるリフトオフを用いてもよい。

[0039] (d) 次に図3に示すようにU溝333の底部にn側電極307を、n型Ga<sub>0.9</sub>Nキャップ層305の上部に位置する透明電極層306の上にp側電極30

8を形成する。n側電極307、p側電極308の形成もリフト・オフ法を用いればよい。すなわちn側電極307形成予定部分以外をフォトレジストでカバーし、Al、Ti、Al、Ni等の金属材料をスパッタリング法又は真空蒸着法で堆積し、その後フォトレジストを除去すれば、U溝333の底部の所定の位置のみにn側電極307が形成できる。p側電極についても同様である。

[0040] (e) このようにして、Ga<sub>0.9</sub>N系LEDの基本構造が完成した後、ダイシング工程を行う。すなわちダイアモンドカッターで前もってサエッチングされたスクライプ・ライン上を切断し、適当な大きさに切り分けて多数のチップを得る。そしてこれらのチップを所定のステム (ワイヤフレーム) にマウントし、ワイヤボンディング後モジュールディングすれば本発明のGa<sub>0.9</sub>N系LEDが完成する。

[0041] なお、サファイア基板301の厚さは60~100μmがよく、この厚さによって素子特性が向上する。

[0042] 本発明の第1の実施の形態の素子の製造方法の従来技術に対する優位性は上記のように、プロセスの簡略化ができることにある。つまり、本発明の第1の実施の形態によれば従来技術の連続エピタキシャル成長の最後にn型Ga<sub>0.9</sub>Nキャップ層305を形成する工程を追加するという単純な工程の改良でp型Ga<sub>0.9</sub>Nクラッド層304のHの取り込み起因した不活性化を抑えることができる (したがって実質的な工程数の増大はない)。このことは従来技術においてp型Ga<sub>0.9</sub>Nクラッド層の活性化に必要とされた電子線照射や熱処理等の複雑なプロセスをなくすることができる点で顕著な工程簡化を可能とするものである。また上述のようにn型キャップ層305を用いて電圧降下層を形成できることもまた、本発明の製造方法の優れたところである。つまり、本発明によれば電圧降下層を形成するためにCVD法やスパッタリング法を用いて酸化膜形成等の付加的な工程を用いる必要もない。したがって、優れた電流注入/光取り出し特性を簡単な工程で得ることができる。

[0043] 本発明の第1の実施の形態による素子構造を用い、In<sub>x</sub>Ga<sub>1-x</sub>N活性層のIn組成Xを0から0.6まで変化させることにより紫外光から可視光 (紫から緑色) 波長までの発光が実現できる。発光はn型Ga<sub>0.9</sub>Nキャップ層のない素子表面全面から放射されるので、高輝度、高発光効率のLED特性が実現できる。

[0044] 図5は本発明の第1の実施の形態の変形例に係るGa<sub>0.9</sub>N系材料を用いたLEDの概略を示す断面構造図である。このLED構造はサファイア基板301上にIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N層、Ga<sub>0.9</sub>N層およびIn<sub>x</sub>Ga<sub>1-x</sub>N層を積層して構成され、それぞれの厚さは以下に示すようである。

[0045]



15  
n型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N  
(0 ≤ x, y ≤ 1) パツファ層  
アンドープ (又はn<sup>+</sup>型) GaN層  
n型GaNクラッド層  
アンドープIn<sub>0.5</sub>Ga<sub>0.5</sub>N活性層  
p型GaNクラッド層  
n型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N  
(0 < x, y < 1) キャップ層

ここでn型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N (又はn<sup>+</sup>型) GaN層31のキャップ層 (以下においてn型InAlGaNキヤップ層) とし、355はp型GaNクラッド層302、4の上部の一部に形成され、n型InAlGaNキヤップ層355の上部およびn型InAlGaNキヤップ層355が形成されないp型GaNクラッド層304の上部には光が透過可能な透明電極層となる薄膜金属 (導電性透過膜) 層306が形成されている。電流注入用のn側電極307およびp側電極308はそれぞれn型GaNクラッド層302の表面の一部およびn型InAlGaNキヤップ層355の上部に位置する薄膜金属層306の表面の一部に形成されている。またn型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>Nパツファ層331はサファイア基板301とその上に形成するエピタキシャル成長層332、303、304、305との間の格子不整合を緩和させるための層であるが、p型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N層であってよい。すなわちパツファ層331の導電性は問わない。層332はアンドープであることが好ましいが、表面ミクロロジェラを生じさせなくするための層であり、上層のn型GaNクラッド層302よりも低不純物密度なよい。

10 [0046] 本発明の第1の実施の形態の変形例に係るn型InAlGaMキヤップ層355は製造工程の途中においては、p型GaNクラッド層304の上部全面に最終設計厚よりも厚めに(1.5 μm) 形成され、アセプターとなるMgの不活性化を防いでいる。すなわち図2 (b) に示すようにInAlGaMキヤップ層355の厚みを1.0 μm以上とすることで有効なMgの不活性化防止を達成している。しかし、最終的には図5に示すようにn型InAlGaMキヤップ層355はp型GaNクラッド層304の上部の一部にのみ形成され、電流プロック層として機能している。またその厚みもエピタキシャル成長直後の厚みよりも薄くされている。すなわち図3と同様にこのn型InAlGaMキヤップ層355を用いて電流拡散構造を作成している。したがって優れた発光効率を確保し達成することができ、

40 [0047] 次に図5に示した本発明の第1の実施の形態の変形例に係るGaN系LEDの製造方法を図6 (a) ~ (c) を用いて説明する。

[0048] (a) サファイア基板301の上にMO-CVD法等を用いて図6 (a) に示すように厚さ50 nmのn型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>Nパツファ層331、

10 なることはもちろんである。又、RIE時の反応生成物を赤外線分光法、ラマン分光法又は質量分析法等によりモニタリングすることによってn型InAlGaMは結晶がそろかいができる。このようにInAlGaMは結晶がそろかい

20 [0052] なお、本発明の第1の実施の形態は上記変形例を含めた構造と上記製造方法に限られるものではない。すなわち、より一般的にIn<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N層を有したGaN系LEDや半導体レーザーにも適用できるものである。n型キャップ層としてGaNおよびInAlGaMについて説明したが、電気的特性がn型を示すものであればよく他の半導体材料によっても同様の効果が得られる。その他、本発明の要旨を逸脱しない範囲で種々変形して実施可能である。

30 [0053] (第2の実施の形態) 図7 (a) は本発明の第2の実施の形態に係るGaN系半導体の種々の構造断面図である。図7 (a) に示すようにサファイア (Al<sub>2</sub>O<sub>3</sub>) 基板301の一面表面上にSiドープのn型GaN層302、Mgドープのp型GaN層314、が順次積層されている。これらの層の成長はMOCVD法等の気相エピタキシャル成長法を用いて積層し、5族元素原料ガスとしてNH<sub>3</sub>、3族元素原料ガスとしてTMGa、TEC等、ドーパントガスとしてCp<sub>2</sub>Mg、SiH<sub>4</sub>等を用い、雰囲気ガス (キャリアガス) としてH<sub>2</sub>/N<sub>2</sub>の混合ガス等を用い、成長時の基板温度としては、たとえば1050℃で好ましい。各層の厚度は以下のとおりである。

[0054]  
n型GaN層 302 ..... 2.0 μm  
p型GaN層 314 ..... 1.0 μm

この種々の構造の成長後、基板温度を成長温度から室温まで降温する過程で結晶成長層を有する基板の雰囲気ガスをNにする。通常、結晶成長後に基板温度を下げる過程では結晶成長層からのNの脱離を防ぐため5族元素原料ガスであるNH<sub>3</sub>を供給し続けるが、このNH<sub>3</sub>が熱分解することによって原子状水素が降温過程に結晶中に閉じ込められアセプター不活性化させる。つまり本発明の第2の実施の形態では基板温度の降温時にNH<sub>3</sub>の供給を停止することにより原子状水素の生成を防ぎ、引いてはアセプターの活性化率を高めることができる。実際に、本発明の第2の実施の形態の手法を用いて作成したMgドープGaN層314のC-V法を用いた実効キャリア密度の測定からは結晶中のアセプター濃度の約10%が活性化していることが確認されており、従来技術におけるNH<sub>3</sub>雰囲気における降温プロセスを用いた場合の活性化率 (1%) を大きく上回っている。成長時にキャリア

10 ガスとしてH<sub>2</sub>/N<sub>2</sub>混合ガスを用いた場合には、成長終了時の3族および5族の原料ガスと同時並行に、あるいは、キャリアガスのH<sub>2</sub>/N<sub>2</sub>の混合比をN<sub>2</sub> 90%以上のN<sub>2</sub> リッチとするとよい。この場合H<sub>2</sub>によるエッチング効果も考慮する必要がある。

20 [0055] 基板温度の降温時にキャリアガスをN<sub>2</sub> 又はN<sub>2</sub> リッチのH<sub>2</sub>/N<sub>2</sub>混合ガスへの切り換え、調整を行うことの操作の便宜を考慮すれば、n型GaN層302、p型GaN層314のエピタキシャル成長時のキャリアガスをN<sub>2</sub> 又はN<sub>2</sub> リッチのH<sub>2</sub>/N<sub>2</sub>混合ガスとしておくことが好ましい。エピタキシャル成長時のキャリアガスをN<sub>2</sub> 等の不活性ガスとしておくことにより、そのまま降温過程に移行できるので本発明の第2の実施の形態はより効果的になる。

30 [0056] また、降温時のNH<sub>3</sub>の供給停止は結晶成長時の基板温度から400℃の間で行えばよく、結晶成長からのN脱離を考慮すると900から400℃の間で行うことが更に望ましい。更に、原子状水素の生成量はNH<sub>3</sub>量によるためNH<sub>3</sub>を微量に添加してもかまわない。結晶成長時の10%程度の供給量であれば降温時のNの不活性ガス雰囲気中で降温してもよい。

40 [0057] また、第1の実施の形態と同様に、図7 (b) に示すようにp型GaN層314の上にn型キャップ層315を形成し、N<sub>2</sub> 又はN<sub>2</sub> リッチのキャリアガス中で成長温度から室温まで降温してもよい。n型キャップ層315としてはn型InAlGaMキヤップ層を1 μm以上の厚みに堆積することがより好ましい。またn型In<sub>0.5</sub>Al<sub>0.5</sub>Ga<sub>1-x-y</sub>N層やアンドープ (又はn<sup>+</sup>型) GaN層を形成してから、その上にn型GaN層302を形成してもよいことはもちろんである。

50 [0058] 本発明の第2の実施の形態の種々の変形例に対する変位性は、プロセスの簡略化ができることにある。つまり、本発明の第2の実施の形態によれば従来の技術の連続エピタキシャル成長の最後においてN<sub>2</sub> 又はN<sub>2</sub> リッチのキャリアガスのみを流し、このキャリアガスの雰囲気中で降温するという単純な工程の改良で、型GaNクラッド層304のHの取り込みに起因した不活性化を抑えることができる (したがって実質的な工程数の増大はない)。このことは従来技術においてp型GaNクラッド層の活性化に必要とされていた電子線照射や熱処理等の複雑なプロセスをなくすることができる点で顕著な工程簡略化を可能とするものである。

60 [0059] なお、本発明の第2の実施の形態は図7 (a) および7 (b) に示した構造に限定されるものではない。図7 (b) においてn型キャップ層としてGaN層315を用いたが、電気的特性がn型を示すものであればよく上述したn型InAlGaM等他の半導体材料によって同様の効果が得られる。また、本発明の第

2の実施の形態は発光ダイオードに限らず半導体レーザーに適用することも可能である。また、熱電過程の発熱気ガスとして $N_2$ 及び $N_2$ リッチの $H_2/N_2$ を用いたが、ArやHe等の不活性ガス、またはそれらの混合ガスでも同様の効果が得られる。その他、本発明の要旨を逸脱しない範囲で種々変形して実施可能である。

【0060】第3の実施の形態 図8(a)は本発明の第3の実施の形態に係るGaN系半導体の積層構造の断面図である。図8(a)においてサファイア(SiO<sub>2</sub>)基板上に主表面上にSiドープのn型GaN層302、Mgドープのp型GaN層324が順次積層されている。これらの層の成長はMOCVD法等の気相エピタキシャル成長法を用いて積層し、5族元素原料ガスとしてNH<sub>3</sub>、3族元素原料ガスとしてTMG、TEG等、ドーパントガスとしてCp<sub>2</sub>Mg、SiH<sub>4</sub>等を用い、雰囲気ガス(キャリアガス)としてH<sub>2</sub>/N<sub>2</sub>の混合ガス等を用いればよい。成長時の基板温度としてはたとえ1050℃が好ましい。各層の厚さは以下のとおりである。

【0061】  
n型GaN層 302 . . . . . 2.0μm  
p型GaN層 324 . . . . . 2.0μm

本発明の第3の実施の形態において最終的に所望のp型GaN層の厚みは1.0μmであるが、図8(a)に示すようにp型GaN層324は所望の厚さよりも厚く2.0μmまで堆積する。本発明の第3の実施の形態は第2の実施の形態と異なり成長終了後基板温度の降下過程において雰囲気ガスをH<sub>2</sub> 10%以上のH<sub>2</sub>/N<sub>2</sub>混合ガスとしている。成長層を温度が高い状態でH<sub>2</sub>中に晒すとそのエッチング作用により層が薄くなり、また長時間の放置では結晶が消失してしまう。そこで従来の技術においてはNH<sub>3</sub>を同時に供給しそのエッチング効果を抑えている。しかしながら、NH<sub>3</sub>の供給では原子状水素の生成が起るためH<sub>2</sub>のエッチング効果を考慮して成長時の厚さを厚く設定することで、H<sub>2</sub>あるいはH<sub>2</sub>濃度10%以上のH<sub>2</sub>/N<sub>2</sub>混合ガス中での降下過程に於いては原子状水素によるアークセプタの不活性化を抑制できる。つまり、本発明の第3の実施の形態では図8(a)に示した積層構造の結晶成長終了後の降下時にNH<sub>3</sub>の供給を停止してH<sub>2</sub>濃度10%のH<sub>2</sub>/N<sub>2</sub>混合ガスを供給し、その降下速度を50℃/分で降下する。その結果、図8(b)に示すようにMgドープGaN層324aが約1μm厚のエッチングされ、1μmのMgドープGaN層324bが残る。この残ったMgドープGaN層324bはC-V法を用いた実効キャリア密度の測定において結晶中のアークセプタ不純物の約8%が活性化していることが確認されている。つまり本発明の第3の実施の形態によれば、従来技術のNH<sub>3</sub>供給しなげら熱電過程を用いた場合の活性化率(1

%)よりも高い活性化率が得られる。

【0062】本発明の第3の実施の形態の要する従来技術に対する優位性は、プロセスの簡略化ができることにある。つまり、本発明の第3の実施の形態によれば従来技術の連続エピタキシャル成長において積層順序を若干厚めに成長し、H<sub>2</sub>雰囲気で降下するとより単純な工程の改良でp型GaNクラッド層324bへのHの取り込みに起因した不活性化を抑えることができる(したがって実質的な工程数の増大はない)。このことは従来技術においてp型GaNクラッド層の活性化に必要とされていた電子線照射や熱処理等の複雑なプロセスをなくすことができて着点で顕著な工程簡略化が可能とするものである。

【0063】本発明の第3の実施の形態は図8(a)、(b)に示した構造に限定されるものではない。図3(a)と同様にサファイア基板301の上にn型In<sub>x</sub>Al<sub>1-x</sub>Ga<sub>1-y</sub>Nバップア層やアンドープ(又はn-型)GaN層を形成してからn型GaN層302を形成してもよいことはもちろんである。DH発光ダイオードや半導体レーザー等にも適用可能であり、その他の本発明の趣旨を変更しない範囲での種々の実施の形態が可能である。

【0064】

【発明の効果】上述のように本発明によれば、気相エピタキシャル成長工程の一連の過程における単純な改良を行うことのみで、複雑かつ時間のかかる特別な工程を付加することなく、アークセプタの活性化率を向上させることができ、p型半導体領域の抵抗が下がる。その結果半導体光素子の発光効率が向上する。

【0065】特にn型のIn<sub>x</sub>Al<sub>1-x</sub>Ga<sub>1-y</sub>N(0<u, v<1)キャップ層を用いることにより、キャップ層の下地となるp型半導体領域とのエッチング選択比を大きくし、エントがイントモニタリングを容易にすることができ、このためキャップ層を1μm以上の厚さに十分厚くして、アークセプタ不純物の活性化率の向上をより顕著なものとする。

【0066】また、本発明によれば電流制御構造形成が容易であるとともに発光効率が向上する。

【0067】また本発明によれば、蒸着プロセスを簡略化することが出来るので製造歩留まりが高く、生産性が向上する。さらに短時間で製品を製造できるので迅速な製品供給が可能となると共に実質的な生産コストが下がり、工業的価値は大きい。

【図面の簡単な説明】

【図1】本発明の第1実施の形態に係る発光ダイオード系半導体光素子の基本技術(原理)を説明するための断面図である。

【図2】図2(a)は図1に示した積層構造の2次元イオン質量分析(SIMS)によるMgの濃度方向の不純物密度プロファイルで、図2(b)はHの不純物密度のn

キャップ層の厚さに対する依存性を示す図である。  
【図3】図3(a)は本発明の第1の実施の形態に係る発光ダイオード系半導体LEDの断面図で、図3(b)はその鳥瞰図である。

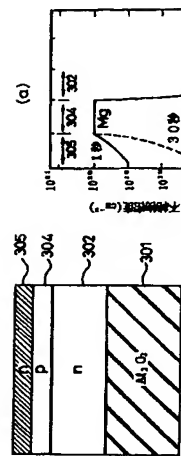
【図4】図3のLEDの製造工程を説明する図である。  
【図5】本発明の第1の実施の形態の変形例に係る発光ダイオード系半導体LEDの断面図である。

【図6】図5のLEDの製造工程を説明する図である。  
【図7】本発明の第2の実施の形態に係る積層構造を示す図である。

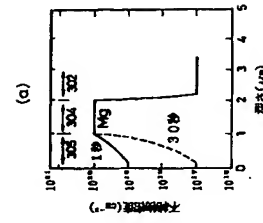
【図8】本発明の第3の実施の形態に係る積層構造を示す図である。  
【符号の説明】

301 サファイア基板

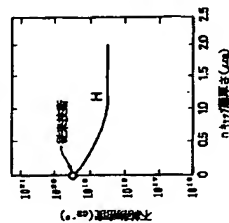
【図1】



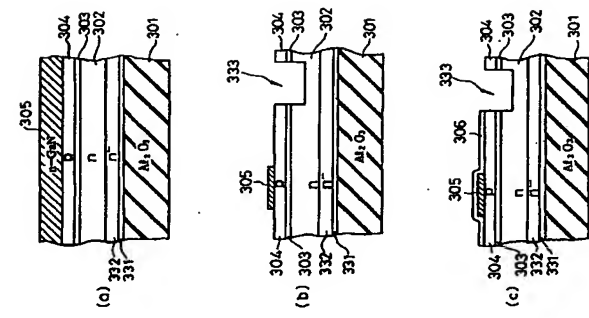
【図2】



(b)

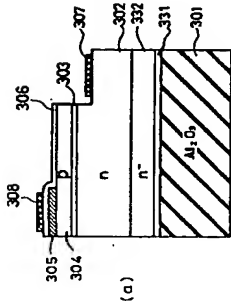


【図3】

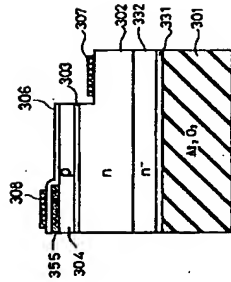




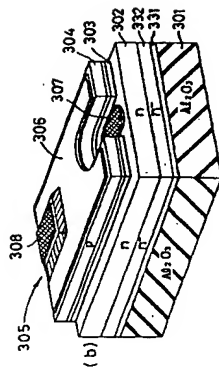
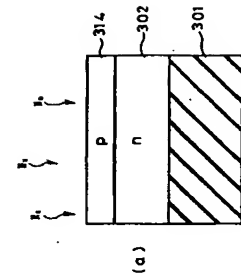
【図3】



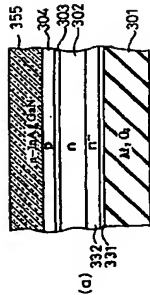
【図5】



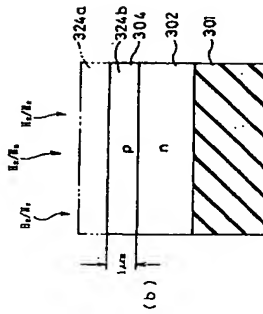
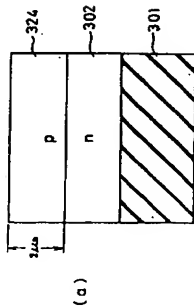
【図7】



【図6】



【図8】



**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**